

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Japanese Patent Laid-Open Publication No. Heisei 9-8205

(TITLE OF THE INVENTION)

RESIN-ENCAPSULATED SEMICONDUCTOR DEVICE

5

(CLAIMS)

1. A resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank, comprising:
10 inner leads having the thickness less than that of the lead frame blank; and
15 terminal columns integrally connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are
20 coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, the terminal columns having terminal portions arranged on top ends thereof, the terminal portions being made of solders, etc. and exposed to the outside beyond a resin encapsulate, each inner lead
25 possessing a rectangular cross-section and having four

surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

2. A resin-encapsulated semiconductor device using
10 a lead frame which is shaped in accordance with a two-step
etching process to a body wherein a thickness of inner
leads is less than that of the lead frame blank,
comprising:

15 inner leads having the thickness less than that of the
lead frame blank; and

20 terminal columns integrally connected to the inner
leads and having the same thickness with the lead frame
blank, the terminal columns possessing a column-shaped
configuration which is adapted to be electrically connected
to an external circuit, the terminal columns being disposed
outside of the inner leads in a manner such that they are
coupled to the inner leads in a direction orthogonal to the
thickness-wise direction thereof, portions of top ends of
the terminal columns being exposed to the outside beyond a
25 resin encapsulate, each inner lead possessing a rectangular

cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

10 3. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein a semiconductor chip is received inward of the inner leads, and electrodes of the semiconductor chip are electrically connected to the inner leads through wires, respectively.

15

4. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad.

20

5. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape.

.25

6. The resin-encapsulated semiconductor device as

claimed in claims 1 or 2, wherein the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively.

7. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads.

(DETAILED DESCRIPTION OF THE INVENTION)

(FIELD OF THE INVENTION)

15 The present invention relates to a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals and resolving problems which are caused in association with position shift and coplanarity of an outer lead.

20

(DESCRIPTION OF THE PRIOR ART)

FIG. 15(a) shows the configuration of a generally known resin-encapsulated semiconductor device (a plastic lead frame package). The shown resin-encapsulated 25 semiconductor device includes a die pad 1511 having a

semiconductor chip 1520 mounted thereon, outer leads 1513
to be electrically connected to the associated circuits,
inner leads 1512 formed integrally with the outer leads
1513, bonding wires 1530 for electrically connecting the
tips of the inner leads 1512 to the bonding pad 1521 of the
semiconductor chip 1520, and a resin 1540 encapsulating the
semiconductor chip 1520 to protect the semiconductor chip
1520 from external stresses and contaminants. This resin-
encapsulated semiconductor device, after mounting the
semiconductor chip 1520 on the bonding pad 1521, is
manufactured by encapsulating the semiconductor chip 1520
with the resin. In this resin-encapsulated semiconductor
device, the number of the inner leads 1512 is equal to that
of the bonding pads 1521 of the semiconductor chip 1520.
And, FIG. 15(b) shows the configuration of a monolayer lead
frame used as an assembly member of the resin-encapsulated
semiconductor device shown in FIG. 15a. Such a lead frame
includes the bonding pad 1521 for mounting the
semiconductor chip, the inner leads 1512 to be electrically
connected to the semiconductor chip, the outer lead 1513
which is integral with the inner leads 1512 and is to be
electrically connected to the associated circuits. This
also includes dam bars 1514 serving as a dam when
encapsulating the semiconductor chip with the resin, and a
frame 1515 serving to support the entire lead frame 1510.

Such a lead frame is formed from a highly conductive metal such as a cobalt, 42 alloy(a 42% Ni-Fe alloy), copper-based alloy by a pressing working process or an etching process. FIG. 15(b)(D) is a cross-sectional view taken along the line F1-F2 of FIG. 15(b)(I).

Recently, there has been growing demand for the miniaturization and reduction in thickness of resin-encapsulated semiconductor device employing lead frames like the lead frame (plastic lead frame package) and the increase of the number of terminals of resin-encapsulated semiconductor package as electronic apparatuses are miniaturized progressively and the degree of the integration of semiconductor device increase progressively. Thus, recent resin-encapsulated semiconductor package, particularly quad plate package(QFPs) and thin quad flat packages (TQFPs) have each a greatly increased number of pins.

Lead frames having inner leads arranged at small pitches among lead frames for semiconductor packages are fabricated by a photolithographic etching process, while lead frames having inner leads arranged at comparatively large pitches among lead frames for semiconductor packages are fabricated by press working. However, lead frames having a large number of fine inner leads to be used for forming semiconductor packages having a large number of

Pins are fabricated by subjecting a blank of a thickness on the order of 0.25 mm to an etching process, not a press working.

The etching process for forming a lead frame having fine inner leads will be described hereinafter with reference to FIG. 14. First, a copper alloy or 42 alloy thin sheet of a thickness on the order of 0.25 mm (a lead frame blank 1410) is cleaned perfectly (FIG. 14(a)). Then, a photoresist, such as a water-soluble casein photoresist containing potassium dichromate as a sensitive agent, is spread in photoresist films 1420 over the major surfaces of the thin film as shown in FIG. 14(b).

Then, the photoresist films are exposed, through a mask of a predetermined pattern, to light emitted by a high-pressure mercury lamp, and the thin sheet is immersed in a developer for development to form a patterned photoresist film 1430 as shown in FIG. 14(c). Then, the thin sheet is subjected, when need be, to a hardening process, a washing process and such, and then an etchant containing ferric chloride as a principal component is sprayed against the thin sheet 1410 to etch through portions of the thin sheet 1410 not coated with the patterned photoresist films 1420 so that inner leads of predetermined sizes and shapes are formed as shown in FIG. 14(d).

Then, the patterned resist films are removed, the patterned thin sheet 1410 is washed to complete a lead frame having the inner leads of desired shapes as shown in FIG. 14(e). Predetermined areas of the lead frame thus formed by the etching process are silver-plated. After being washed and dried, an adhesive polyimide tape is stuck to the inner leads for fixation, predetermined tab bars are bent, when need be, and the die pad depressed. In the etching process, the etchant etches the thin sheet in both the direction of the thickness and directions perpendicular to the thickness, which limits the miniaturization of inner lead pitches of lead frames. Since the thin sheet is etched from both the major surfaces as shown in FIG. 14 during the etching process, it is said, when the lead frame has a line-and-space shape, that the smallest possible intervals between the lines are in the range of 50 to 100 μ s of the thickness of the thin sheet. From the viewpoint of forming the outer lead having a sufficient strength, generally, the thickness of the thin sheet must be about 0.125 mm or above. Furthermore, the width of the inner leads must be in the range of 70 to 80 μ m for successful wire bonding. When the etching process as illustrated in FIG. 14 is employed in fabricating a lead frame, a thin sheet of a small thickness in the range of 0.125 to 0.15 mm is used and inner leads are formed by etching so that the

fine tips thereof are arranged at a pitch of about 0.1 mm.

However, recent miniature resin-encapsulated semiconductor package requires inner leads arranged at pitches in the range of 0.13 to 0.15 mm, far smaller than 0.165 mm. When a lead frame is fabricated by processing a thin sheet of a reduced thickness, the strength of the outer leads of such a lead frame is not large enough to withstand external forces that may be applied thereto during the subsequent processes including an assembling process and a chip mounting process. Accordingly, there is a limit to the reduction of the thickness of the thin sheet to enable the fabrication of a minute lead frame having fine leads arranged at very small pitches by etching.

An etching method previously proposed to overcome such difficulties subjects a thin sheet to an etching process to form a lead frame after reducing the thickness of portions of the thin sheet corresponding to the inner leads of the lead frame by half-etching or pressing to form the fine inner leads by etching without reducing the strength of the outer leads. However, problems arise in accuracy in the subsequent processes when the lead frame is formed by etching after reducing the thickness of the portions corresponding to the inner leads by pressing; for example, the smoothness of the surface of the plated areas

is unsatisfactory, the inner leads cannot be formed in a flatness and a dimensional accuracy required to clamp the lead frame accurately for bonding and molding, and a platemaking process must be repeated twice making the lead fabricating process intricate. It is also necessary to repeat a platemaking process twice when the thickness of the portions of the thin sheet corresponding to the inner leads is reduced by half etching before subjecting the thin sheet to an etching process for forming the lead frame, which also makes the lead frame fabricating process intricate. Thus, this previously proposed etching method has not yet been applied to practical lead frame fabricating processes.

15 (SUBJECT MATTERS TO BE SOLVED BY THE INVENTION)

On the other hand, because a pitch among inner leads is made narrow as the number of terminals is increased, it is considered important to know whether a problem is caused or not in association with position shift or coplanarity of an outer lead when implementing a chip mounting process. Accordingly, the present invention has been made in an effort to solve the problems occurring in the related art, and an object of the present invention is to provide a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals.

and resolving problems which are caused in association with position shift and coplanarity of an outer lead.

(MEANS FOR SOLVING THE SUBJECT MATTERS)

5 According to one aspect of the present invention there is provided a resin-encapsulated semiconductor using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame comprising: inner leads having the thickness less than that of the lead frame blank; and terminal columns connected to the inner leads and having the same thickness as that of the lead frame blank, the terminal columns providing a column-shaped configuration which is adapted 10 electrically connected to an external circuit, the columns being disposed outside of the inner lead frame manner such that they are coupled to the inner lead direction orthogonal to the thickness-wise direction thereof, the terminal columns having terminal portions 15 arranged on top ends thereof, the terminal portions made of solders, etc. and exposed to the outside being resin encapsulate, outer surfaces of the terminal columns also being exposed to the outside beyond the encapsulate, each inner lead possessing a rectangular cross-section and having four surfaces including a 20 25

surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

According to another aspect of the present invention there is provided a resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank comprising: inner leads having the thickness less than that of the lead frame blank; and terminal columns integral connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, portions of top ends of the terminal columns being exposed to the outside beyond a resin encapsulate, outer surfaces of the terminal columns also being exposed to the outside beyond the resin encapsulate, each inner lead

possessing a rectangular cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

According to another aspect of the present invention, a semiconductor chip is received inward of the inner leads, and electrodes (pads) of the semiconductor chip are electrically connected to the inner leads through wires, respectively. According to another aspect of the present invention, the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad. According to another aspect of the present invention, the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape. According to still another aspect of the present invention, the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively. According to yet still

another aspect of the present invention, the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads. In the above descriptions, in the case that the terminal columns have terminal portions which are arranged on top ends of the terminal columns, with the terminal portions made of solders, etc. and exposed to the outside beyond the resin encapsulate, while it is the norm that the terminal portions comprising the solders, etc. are exposed to the outside beyond the resin encapsulate, it is not necessarily required for the terminal portions to be projected beyond the resin encapsulate. Moreover, while it is possible to use the outside surfaces of the terminal columns while they are not encapsulated by the resin encapsulate and they are exposed to the outside, the outside surfaces of the terminal columns which are not encapsulated by the resin encapsulate, can be covered by a protective frame using adhesive, etc.

20 [WORKING FUNCTIONS]

The resin-encapsulated semiconductor device in accordance with the present invention can meet a demand for an increase in the number of terminals. At the same time, in the resin-encapsulated semiconductor device, because the forming process of the outer leads as in the case of using

2 mono-layered lead frame shown in FIG. 13(b) is not required, it is possible to provide a semiconductor device in which no problems are caused in association with position shift and coplanarity of the outer leads. More particularly, the use of a multi-pinned lead frame shaped in a manner that inner leads have a thickness less than that of the lead frame blank by a two-step etching process, that is, the inner leads are arranged at a fine pitch, can meet a demand for an increase in the pin number of the semiconductor device. Furthermore, by using the lead frame which is fabricated by a two-step etching process as will be described later with reference to FIG. 1, the second surface of each inner lead has coplanarity, and is excellent in wire-bonding property. In addition, since the first surface of the inner lead is also a flat surface and the third and fourth surfaces are depressed toward the inside of the inner lead, the inner leads are stable and coplanarity width upon wire bonding -process can be enlarged.

20

(EMBODIMENTS)

Embodiments of the resin-encapsulated semiconductor device in accordance with the present invention will now be described with reference to the attached drawings. First,
25 a resin-encapsulated semiconductor device in accordance

with a first embodiment of the present invention described hereinafter with reference to FIGS. 1 through 3. FIG. 1(a) is a cross-sectional view of the encapsulated semiconductor device according to the embodiment of the present invention. FIG. 1(b) is a sectional view of an inner lead taken along the line of FIG. 1(a), and FIG. 1(c) is a cross-sectional view of a terminal column taken along the line 51-52 of FIG. 1(a). Moreover, FIG. 2(a) is a perspective view of the encapsulated semiconductor device according to the embodiment of the present invention, FIG. 2(b) is a view of the resin-encapsulated semiconductor device of FIG. 2(a), and FIG. 2(c) is a bottom view of the encapsulated semiconductor device of FIG. 2(a). In FIGS. 1 and 2, a drawing reference numeral 100 represents an encapsulated semiconductor device, 110 a semiconductor chip, 111 electrodes (pads), 120 wires, 130 a lead frame, 131 inner leads, 131Aa a first surface, 131Ab a second surface, 131Ac a third surface, 131Ad a fourth surface, 132 terminal columns, 133A terminal portions, 133B surfaces, 133S a top surface, 135 a die pad, and 136 a resin encapsulate.

In the resin-encapsulated semiconductor device according to the first embodiment, as shown in FIG. 2(a), the semiconductor chip 110 is placed inward of the lead frame 130.

leads 131. As can be readily seen from FIG. 1(a), the semiconductor chip 110 is mounted on the die pad 133 at one surface thereof which is opposed to the other surface thereof where the electrodes pads 111 of the semiconductor chip 110 are arranged. Each electrode pad 111 is electrically connected to the second surface 131AS of the inner lead 131 through the wire 120. The electrical connection between the resin-encapsulated semiconductor device 100 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 100 via the terminal portions 133A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 133A located on the top surfaces 133S of the terminal columns 133, respectively. In the resin-encapsulated semiconductor device of the first embodiment of the present invention, it is not necessarily required to provide a protective frame 190, and instead, a structure, as shown in FIG. 1(d), in which no protective frame is used can be adopted.

The lead frame 130 used in the semiconductor device 100 according to the first embodiment is made of a 42% nickel-iron alloy. Therefore, the lead frame 130A which has a contour as shown in FIG. 9(a) and is shaped by an etching process, is used as the lead frame 130. The lead frame 130 has inner leads 131 which are shaped to have a

thickness less than that of the terminal columns 133 or other portions. Dam bars 136 serve as a dam when encapsulating the semiconductor chip 110 with a resin. Moreover, although the lead frame 130A which is processed by etching to have the contour as shown in FIG. 1(a) is used in this embodiment, the lead frame is not limited to such a contour because portions except the inner leads 131 and the terminal columns 133 are not necessary. The inner leads 131 have a thickness of 40 μ m whereas the portions of the lead frame 130 other than the inner leads 131 have a thickness of 0.15 mm which corresponds to the thickness of the lead frame blank. The other portions of the lead frame 130 except the inner leads 131 may not have the thickness of 0.15 mm, but have a thickness of 0.125 mm-0.50 mm which is thinner. The tips of the inner leads 131 have a small pitch of 0.12 mm so as to achieve an increase in the number of terminals for semiconductor devices. The second face 131Ab of the inner lead 131 has a substantially flat profile so as to allow an easy wire bonding thereon. Also, as shown in FIG. 1(b), because the third and fourth faces 131Ac and 131Ad have a concave shape which is depressed toward the inside of the associated inner lead, a high strength can be obtained even though the second face (wire bonding surface) 131Ab is narrowed.

In the present embodiment, since twisting does not

occur in the inner leads 131 irrespective of whether the inner leads 131 is long or not. The inner leads having the contour, as shown in FIG. 9(a), in which the tips of the inner leads 131 are separated one from another, are prepared by the etching process, and the inner leads are resin-encapsulated after mounting the semiconductor chip thereon as will be described later. However, where the inner leads 131 are long in their length and have a tendency for the generation of twisting therein, it is impossible to fabricate the lead frame by etching to have the contour as shown in FIG. 9(a). Therefore, after etching the lead frame in a state where the tips of the inner leads are fixed to the connecting portion 131B as shown in FIG. 9(c)(1), the inner leads 131 are fixed with the reinforcing tape 160 as shown in FIG. 9(c)(□). Then, the connecting portions 131B which are not necessary in the fabrication of the resin-encapsulated semiconductor device are removed by a press as shown in FIG. 9(c)(△), and a semiconductor device is then mounted on the lead frame.

Hereinafter, a method for the fabrication of the resin-encapsulated semiconductor device will now be described with reference to FIG. 8. First, the lead frame 130A, as shown in FIG. 9(a), which is shaped by the etching process as will be described later, is prepared such that the second surfaces 131Ab of the inner leads 131 are

directed upward (FIG. 8(a)).

Then, the semiconductor chip 110 is mounted onto the die pad 135 such that the surfaces of the semiconductor chip 110 on which the electrodes 111 are arranged, are directed upward (FIG. 8(b)).

Next, after the semiconductor chip 110 is fastened onto the die pad 135, the electrodes 111 of the semiconductor chip 110 and the second surfaces 131ab of the inner leads 131 are bonded with each other using wires 110 (FIG. 8(c)).

Subsequently, encapsulation is carried out with the conventional resin encapsulate 140. Thereafter, unnecessary portions of the lead frame 130 which are protruded from the resin encapsulate 140 are cut by a press to form terminal columns 133 and also the side surfaces 133B of the terminal columns 133 (FIG. 8(d)).

Then, the dam bars 136, the frame portions 137, etc. of the lead frame 130A as shown in FIG. 9 are removed. Next, the terminal portions 133A each made of the semi-spherical solder are arranged on the outer surface of each terminal column 133 to fabricate a resin-encapsulated semiconductor device (FIG. 8(e)).

Thereafter, the protective frame 180 is arranged by means of adhesive around an entire outer surface of the resultant structure in such a manner that the side surfaces

of the terminal columns 133 are covered thereby FIG. 6(f)). At this time, the protective frame 180 functions to reinforce the semiconductor device. In other words, the protective frame 180 serves to prevent moisture from leaking into a gap between the resin encapsulate and the terminal columns due to the fact that the side surfaces of the terminal columns are exposed to the outside, whereby a crack is not formed in the semiconductor device and the breakage of the semiconductor device is avoided. However, persons skilled in the art will readily appreciate that it is not necessarily required to provide the protective frame 180. Also, when such an encapsulating process by the resin is carried out using a desired mold, the encapsulating process is implemented in a state wherein the outer side surfaces of the terminal columns of the lead frame are somewhat protruded out of the resin encapsulate.

A method for etching the lead frame of the first embodiment will now be described in conjunction with the attached drawings. FIG. 11 is of cross-sectional views respectively illustrating sequential steps of the etching process for the lead frame of the first embodiment. In particular, the cross-sectional views of FIG. 1 correspond to a cross section taken along the line D1-D2 of FIG. 9(a). In FIG. 11, the reference numeral 1110 denotes a lead frame blank, 1120A and 1120B resist patterns, 1130 first opening,

1140 second openings, 1150 first concave portions, 1160 second concave portions, 1170 flat surfaces, and 1180 an etch-resistant layer. First, a water-soluble casein resist using potassium dichromate as a sensitive agent is coated over both surfaces of the lead frame blank 1110 made of a 42% nickel-iron alloy and having a thickness of about 0.18 mm. Using desired pattern plates, the resist films are patterned to form resist patterns 1120A and 1120B having first opening 1130 and second openings 1140, respectively (FIG. II(a)).

The first opening 1130 is adapted to etch the lead frame blank 1110 to have a flat etched bottom surface to a thickness smaller than that of the lead frame blank 1110 in a subsequent process. The second openings 1140 are adapted to form desired shapes of tips of inner leads. Although the first opening 1130 includes at least an area forming the tips of the inner leads 1110, a topology generated by partially thinned portion by etching in a subsequent process can cause hindrance in a taping process or a clamping process for fixing the lead frame. Thus, an area to be etched needs to be large without being limited to fine portions of the tips of the inner leads. Thereafter, both surfaces of the lead frame blank 1110 formed with the resist patterns are etched using a 48 Be' ferric chloride solution of a temperature of 57°C at a spray pressure of

2.5 kg/cm². The etching process is terminated at the point of time when first recesses 1150 etched to have a flat etched bottom surface have a depth h corresponding to $2/3$ of the thickness of the lead frame blank (FIG. II(c)).

5 Although both surfaces of the lead frame blank 1110 are simultaneously etched in the primary etching process, it is not necessary to simultaneously etch both surfaces of the lead frame blank 1110. The reason why both surfaces of the lead frame blank 1110 are simultaneously etched, as in 10 this embodiment, is to reduce the etching time taken in a secondary etching process as will be described later. The total time taken for the primary and secondary etching processes is less than that taken in the case of etching of only one surface of the lead frame blank on which the 15 resist pattern 1120B is formed. Subsequently, the surface provided with the first recesses 1150 respectively etched at the first opening 1130 is entirely coated with an etch-resistant hot-melt wax (acidic wax type MR-WB6, The Incotec Inc.) by a die coater to form an etch-resistant layer 1180 so as to fill up the first recesses 1150 and to 20 cover the resist pattern 1120A (FIG. II(c)).

25 It is not necessary to coat the etch-resistant layer 1180 over the entire portion of the surface provided with the resist pattern 1120A. However, it is preferred that the etch-resistant layer 1180 be coated over the entire

portion of the surface formed with the first recesses and first opening 1130, as shown in FIG. 11(c), because it is difficult to coat the etch-resistant layer 1160 on the surface portion including the first recesses.

5 Although the etch-resistant layer 1160 wax employed in this embodiment is an alkali-soluble wax, any suitable etch-resistant material resistant to the etching action of the etchant solution remaining somewhat soft during etching may be used.

10 For forming the etch-resistant layer 1160 is not limited to the above-mentioned wax, but may be a wax of a UV-set type. Since each first recess 1130 etched by the primary etching process at the surface formed with the pattern is adapted to form a desired shape of the inner lead to be filled up with the etch-resistant layer 1160, it is further etched in the following secondary etching process.

15 The etch-resistant layer 1160 also enhances the mechanical strength of the lead frame blank for the second etching process, thereby enabling the second etching process to be conducted while keeping a high accuracy. It is

20 possible to enable a second etchant solution to be sprayed at an increased spraying pressure, for example, 2.5 kg or above, in the secondary etching process. The increased spraying pressure promotes the progress of etching in direction of the thickness of the lead frame blank in the secondary etching process. Then, the lead frame blank

25

portion of the surface formed with the first recess and first opening 1130, as shown in FIG. 11(c), because it is difficult to coat the etch-resistant layer 1180 on the surface portion including the first recesses.

Although the etch-resistant layer 1180 was employed in this embodiment is an alkali-soluble wax, any surface resistant to the etching action of the etchant solution remaining somewhat soft during etching may be used.

For forming the etch-resistant layer 1180 is not limited to the above-mentioned wax, but may be a wax of a UV-type. Since each first recess 1130 etched by the primary etching process at the surface formed with the pattern is adapted to form a desired shape of the inner lead to be filled up with the etch-resistant layer 1180, it is further etched in the following secondary etching process. The etch-resistant layer 1180 also enhances the mechanical strength of the lead frame blank for the second etching process, thereby enabling the second etching process to be conducted while keeping a high accuracy. It is possible to enable a second etchant solution to be sprayed at an increased spraying pressure, for example, 2.5 kg or above, in the secondary etching process. The increased spraying pressure promotes the progress of etching in direction of the thickness of the lead frame blank in the secondary etching process. Then, the lead frame blank

In this case, the etch-resistant layer 1180 is completely removed from the both sides of the lead frame blank toward the center. Thus, the lead frame blank (resist pattern) is arranged in the same way as the lead frame blank in this invention. The thickness of the lead frame blank in the first

surfaces 131Aa of the tips of the inner leads as shown in FIG. 1, are flushed with one surfaces of remaining portions of the inner leads having the same thickness with the lead frame while being opposed to the second surfaces 131Ab, and the third and fourth surfaces are formed to have a concave shape which is depressed toward the inside of the inner leads. Where a semiconductor chip is mounted on the second surfaces 131Ab of the inner leads by means of bumps for an electrical connection therebetween, as in a semiconductor device according to a third embodiment as will be described hereinafter, an increased tolerance for the connection by bumps is obtained when the second surface 131Ab has a concave shape depressed toward the inside of the inner lead. To this end, an etching method shown in FIG. 12 is adopted in this case. The etching method shown in FIG. 12 is the same as that of FIG. 11 in association with its primary etching process. After completion of the primary etching process, the etching method is conducted in a manner different from that of the etching method of FIG. 11 in that the second etching process is conducted at the side of the first recesses 1150 after filling up the second recesses 1160 by the etch-resist layer 1180, thereby completely perforating the second recesses 1160. At this time, by implementing the primary etching process, etching at the side of the second openings 1140 is performed in a

sufficient manner. The cross section of each inner lead, including its tip, formed in accordance with the etching method of FIG. 12, has a concave shape depressed toward the inside of the inner lead at the second surface 131AB, as shown in FIG. 6(b).

The etching method in which the etching process is conducted at two separate steps, respectively, as in that of FIGs. 11 and 12, is generally called a "two-step etching method". This etching method is advantageous in that a desired fineness can be obtained. The etching method used to fabricate the lead frame 130A of the first embodiment shown in FIG. 9 involves the two-step etching method and the method for forming a desired shape of each lead frame portion while reducing the thickness of each pattern formed. In particular, the etching method makes it possible to achieve a desired fineness. In accordance with the method illustrated in FIGs. 11 and 12, the fineness of the tip of each inner lead 131A formed by this method is dependent on the shape of the second recesses 1160 and the thickness t of the inner lead tip which is finally obtained. For example, where the blank has a thickness t reduced to 50 μm , the inner leads can have a fineness corresponding to a lead width W_1 of 100 μm and a tip pitch p of 0.15 mm, as shown in FIG. 11(e). In the case of using a small blank thickness t of about 30 μm and a lead

width W_1 of 70 μm , it is possible to form inner leads having a fineness corresponding to an inner lead pitch p of 0.12 mm. Of course, it may be possible to form inner leads having a further reduced tip pitch by adjusting the blank thickness t and the lead width W_1 . That is to say, an inner lead tip pitch p up to 0.08 mm, a blank thickness up to 25 μm , and a lead width W_1 up to 40 μm can be obtained.

In the case where twisting of the inner leads does not occur in the fabricating process, as in the case where the inner leads are short in their length, a lead frame illustrated in FIG. 9(a) can be directly obtained. However, where the inner leads are long in length as compared to those of the first embodiment, the inner leads have tendency for the generation of twisting. Thus, in this case, the lead frame is obtained by etching in a state where the tips of the inner leads are bound to each other by a connecting member 131B as shown in FIG. 9(c)(1). Then, the connecting member 131B which is not necessary for the fabrication of a semiconductor package is cut off by means of a press to obtain a lead frame shaped as shown in FIG. 9(a).

Moreover, as described above, where unnecessary portions in a structure shown in FIG. 9(c)(1) are cut to obtain the lead frame having the contour shown in FIG.

9(a), a reinforcing tape 160 (a polyimide tape is generally used, as shown in FIG. 9(c)(a)). While the connecting member 131B is cut off by means of a press to obtain the contour shown in FIG. 9(c)(b), a semiconductor device is mounted on the lead frame still having the reinforcing tape attached thereto. Also, the mounted semiconductor device is encapsulated with a resin in a condition where the lead frame still has the tape. The line 511-512 illustrates a cut portion.

10 The tip of the inner lead 131 of the lead frame used in the semiconductor device of this first embodiment has a cross-sectional shape as shown in FIG. 13(1)(a). The tip 131A has an etched flat surface (second surface) 131AB which is substantially flat and therefore has a width W1 slightly greater than the width W2 of an opposite surface. The widths W1 and W2 (about 1000 μ m) are more than the width W at the central portion of the tips when viewed in the direction of the inner lead thickness. Thus, the tip 15 of the inner lead has a cross-sectional shape having opposite wide surfaces. To this end, although either of the opposite surfaces of the tip 131A can be easily electrically connected to a semiconductor device (not shown) by a wire 120A or 120B, this embodiment illustrates the use of the etched flat surface for wire-bonding as 20 25 shown in FIG. 13(2)(a). In FIG. 13, a reference numeral

131Ab depicts an etched flat surface, 131Aa a surface of a lead frame blank, and 121A and 121B, respectively, a plated portion. In the case of FIG. 13(B)(a), there has particularly excellent in wire-bonding property, because the etched flat surface does not have roughness. FIG. 13(IV) shows that the tip 1331B of the inner lead of the lead frame fabricated according to the process illustrated in FIG. 14 is wire-bonded to a semiconductor device. In this case, however, both the opposite surfaces of the tip 1331B of the inner lead are flat, but have a width smaller than that in a direction of the inner lead thickness. In addition to this, as both the opposite surfaces of the tip 1331B is formed of surfaces of the lead frame blank, these surfaces have an inferior wire-bonding property as compared to that of the etched flat surface of this first embodiment. FIG. 13(II) shows that the inner lead tip 1331C or 1331D, obtained by thinning in its thickness by a means of a press (coining) and then by etching, is wire-bonded to a semiconductor device (not shown). In this case, however, a pressed surface of the inner lead tip is not flat as shown FIG. 13(II). Thus, the wire-bonding on either of the opposite surfaces as shown in FIG. 13(II)(a) or FIG. 13(II)(b) often results in an insufficient wire-bonding stability and a problematic quality. The drawing reference numeral 1331Ab represents a coining surface.

A modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention will be described hereinafter. FIGS. 3(a) through 3(e) are cross-sectional views of the modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention. The semiconductor device of the modified example as shown in FIG. 3(a), is different from that of the first embodiment in that a position of the die pad 135 is changed, that is, the die pad 135 is exposed to the outside. By the fact that the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Also, in the semiconductor device of the modified example as shown in FIG. 3(b), because the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Unlike the first embodiment or the modified example as shown in FIG. 3(a), in the present modified example as shown in FIG. 3(b), because a direction of the semiconductor device 110 is changed, the first surfaces of the lead frame are established as the wire bonding surfaces. The modified examples as shown in FIGS. 3(c), 3(d) and 3(e), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the first embodiment, the modified

example as shown in FIG. 3(a) and the modified example as shown in FIG. 3(b), wherein the semi-spherical solderers are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions, whereby an entire manufacturing procedure can be simplified.

Next, a resin-encapsulated semiconductor device in accordance with a second embodiment of the present invention will be described. FIG. 4(a) is a cross-sectional view of the resin-encapsulated semiconductor device in accordance with the second embodiment of the present invention, FIG. 4(b) is a cross-sectional view illustrating inner leads, taken along the line A3-A4 of FIG. 4(a), and FIG. 4(c) is a cross-sectional view illustrating a terminal column, taken along the line B3-B4 of FIG. 4(a). Because an outer appearance of the semiconductor device of the second embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 3, the drawing reference numeral 200 represents a semiconductor device, 210 a semiconductor chip, 211 electrodes (pads), 220 wires, 230 a lead frame, 231 inner leads, 231Ab a second surface, 231Ac a third surface, 231Ad a fourth surface, 233 terminal columns, 233A terminal portions, 233B side surfaces, 233S top surfaces, 240 a resin encapsulate, and 270 a reinforcing fastener tape. In the semiconductor device of

this second embodiment, the lead frame 230 does not have a die pad, the semiconductor chip 210 is fastened to the inner leads 231 by the reinforcing fastener tape 221, and the semiconductor chip 210 is electrically connected at its electrodes (pads) 211 to the second surfaces 231AB of the inner leads 231 by wires 220. Also, in the case of this second embodiment, similarly to the first embodiment, the electrical connection between the resin-encapsulated semiconductor device 200 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 200 via the terminal portions 233A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 233A located on the top surfaces 233S of the terminal columns 233, respectively.

In addition, the semiconductor device of this second embodiment does not have a die pad as shown in FIGs. 10(a) and 10(b). The manufacturing method of the semiconductor device of this embodiment using the lead frame 230A which is shaped by the etching process is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner leads, in the case of the second embodiment, the wire

bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 210 is fastened together with the inner leads 220 by the reinforcing fastener tape 270. Also, the cutting process 5 for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment. The lead frame 230 as shown in FIG. 10(a) is obtained in the same manner by which the lead frame 130A as shown in FIG. 9(a) is obtained. In other words, by cutting the resultant structure obtained after etching the structure as shown in FIG. 10(c)(1), the contour as shown in FIG. 10(a) is obtained. At this time, the conventional reinforcing fastener tape 260 (the polyimide tape) as shown in FIG. 10(c)(D), which performs a reinforcing function is used.

FIG. 5(a) through 5(c) are cross-sectional views illustrating modified examples of the semiconductor device of the second embodiment. The semiconductor device as shown in FIG. 5(a) is different from the semiconductor device of the second embodiment, in that the surface of the semiconductor chip thereof which has the electrodes is directed downward. The modified examples as shown in FIGs. 5(b) and 5(c), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the second embodiment and the modified example as shown in FIG.

5(a), wherein the semi-spherical solders are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions. In these examples, because a protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

Hereinafter, a resin-encapsulated semiconductor device in accordance with a third embodiment of the present invention will be described. FIG. 6(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the third embodiment, FIG. 6(b) is a cross-sectional view illustrating inner leads, taken along the line A5-A6 of FIG. 6(a), and FIG. 6(c) is a cross-sectional view illustrating a terminal column, taken along the line B5-B6 of FIG. 6(b). Because an outer appearance of the semiconductor device of this third embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 6, the drawing reference numeral 300 represents a semiconductor device, 310 a semiconductor chip, 312 bumps, 330 a lead frame, 331 inner leads, 331Aa a first surface, 331Ab a second surface, 331Ac a third surface, 331Ad a fourth surface, 333 terminal columns, 333A terminal portions, 333B side surfaces, 333S top surfaces, 340 a resin encapsulate, and 350 a

reinforcing fastener tape. In the semiconductor device of this third embodiment, the semiconductor chip 310 is fastened to the second surfaces 331Ab of the inner leads 331 by the bumps 311 thereby to be electrically connected to the second surfaces 331Ab. The lead frame 330 has a contour as shown in FIGS. 10(a) and 10(b), which is formed by the etching process of FIG. 11. As shown in FIG. 13(1)(b), both widths W1A and W2A (about 100 μ m) at top and bottom ends of the inner leads 331 are larger than a width WA at a center portion in a thickness-wise direction. Due to the fact that the second surfaces 331Ab of the inner leads 331 is depressed toward the inside of the inner leads and the first surfaces 331Aa are flat, a desired fineness can be obtained. Also, when the second surfaces 331Ab of the inner leads 331 are electrically connected to the semiconductor chip via bumps, easy connection can be accomplished as shown in FIG. 13(2)(b). Further, in the case of this third embodiment, as in the case of the first and second embodiments, the electrical connection between the resin-encapsulated semiconductor device 300 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 300 via the terminal portions 333A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 333A located on the top surfaces of the terminal

columns 333, respectively.

In addition, unlike the semiconductor device of the first embodiment, the semiconductor device of this third embodiment uses a lead frame which is shaped by the etching process as shown in FIG. 12. However, the manufacturing method of the semiconductor device of this embodiment is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner leads, in the case of this third embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 310 is fastened to the inner leads 331 via the bumps. Also, the cutting process for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment.

FIG. 6(d) is a cross-sectional view illustrating a modified example of the semiconductor device in accordance with the third embodiment of the present invention. In the modified example of the semiconductor device as shown in FIG. 6(d), the terminal portions each comprising the semi-spherical solder are not provided, and the top surfaces of the terminal columns are directly used as the terminal

portions. Because the protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

5 Hereinafter, a resin-encapsulated semiconductor device in accordance with a fourth embodiment of the present invention will be described. FIG. 7(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the fourth embodiment, FIG. 7(b) is a cross-sectional view illustrating inner leads, taken along the line A7-A8 of FIG. 7(a), and FIG. 7(c) is a cross-sectional view illustrating a terminal column, taken along the line B7-B8 of FIG. 7(b). Because an outer appearance of the semiconductor device of this fourth embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 7, the drawing reference numeral 400 represents a semiconductor device, 410 a semiconductor chip, 411 pads, 430 a-lead frame, 431 inner leads, 431Aa a first surface, 431Ab a second surface, 431Ac a third surface, 431Ad a fourth surface, 433 terminal columns, 433A terminal portions, 433B side surfaces, 433S top surfaces, 440 a resin encapsulate, and 470 insulating adhesive. In the semiconductor device of this fourth embodiment, one surface of the semiconductor chip 410 on which the pads 411 are disposed is fastened to the second

surfaces 431Ab of the inner leads 431 by the insulating adhesive 470, and the pads 411 and the first surfaces 5 of the inner leads 431 are electrically connected with other by wires 420. The semiconductor device of fourth embodiment uses the same lead frame which is used in the third embodiment, which has the contour as shown in FIG. 10(a) and 10(b). Also, in the case of this embodiment, as in the case of the first and second embodiments, the electrical connection between the res 10 encapsulated semiconductor device 400 of this embodiment and an external circuit is achieved by mounting the res encapsulated semiconductor device 400 via the terminal portions 433A each being made of a semi-spherical solder on a printed circuit substrate, with the terminal portion 15 433A located on the top surfaces of the terminal column 433, respectively.

FIG. 7(d) is a cross-sectional view illustrating modified example of the semiconductor device in accordance with the fourth embodiment of the present invention. In the modified example of the semiconductor device as shown in FIG. 7(d), the terminal portions each comprising the semi-spherical solder are not provided, and the top surfaces of the terminal columns are directly used as the terminal portions. Because the protective frame is not used and the side surfaces 433B of the terminal columns 433

are exposed to the outside, a checking operation by a test, etc. can be easily performed.

(EFFECTS OF THE INVENTION)

5 The present invention provides a resin-encapsulated semiconductor device employing the above-mentioned lead frame, which is capable of meeting a demand for the increased terminal number. Furthermore, the resin-encapsulated semiconductor device in accordance with this
10 invention does not require a process of cutting or bending the dam bars as in the case of using a lead frame having outer leads as shown in FIG. 13(b). As a result of this, the resin-encapsulated semiconductor device does not have a problem in that the outer leads are bent, or a problem
15 associated with coplanarity. In addition to these advantages, the resin-encapsulated semiconductor device has a shortened interconnection length as compared to the QTP or the BGA, whereby the semiconductor device can be reduced in a parasitic capacity, and shortened in a transfer delay
20 time.

59:343 v1

59:343 v1

特開平9-8205

(1)公報 平成9年(1997)1月15日

(1)出願人
KOTEL 23/50

第212号 特許登録番号

F.I.
KOTEL 23/50

は新規性を示す

12/12

12/12

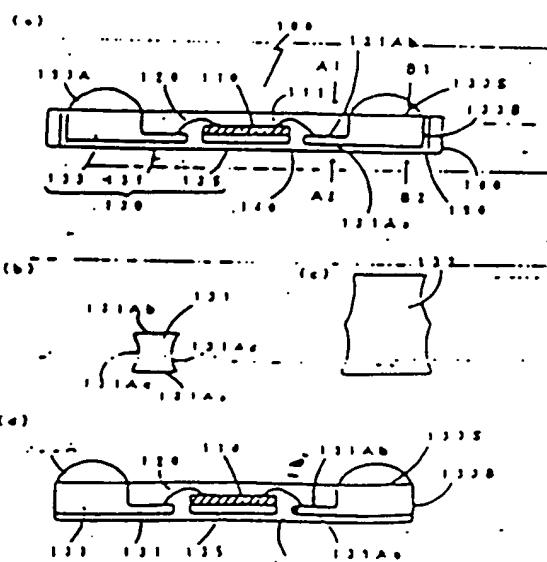
-1
-1
-1(1)出願番号 4827-170490
(1)出願日 平成7年(1995)6月14日(1)代理人 000002897
大日本印刷株式会社
東京都新宿区市谷本郷町一丁目1619
(1)発明者 山口 勝一
大日本印刷株式会社内
〒160-0022
(1)実施者 大日本印刷株式会社内
〒160-0022
(1)代表者 斎藤士 小谷 雄美

(1) (発明の名称) 紙力封止型半透明袋

(1) (要約) (発明者)

(目的) 多機能化に加えて、且つ、アフターリードの位置ズレや平疊たの問題にも対応できる紙力封止型半透明袋を提供する。

(構成) 一般的に構成したリードフレーム部と同じ構造の内封四角と構成するための端子部110とを有し、且つ、端子部はインナーリードの内側面においてインナーリードに対して四方から固定しておかれしており、端子部の先端部に半透明からなる端子部を抜け、端子部を封止用接着部から露出させ、端子部の内側の内封四角を封止用接着部から露出させており、インナーリードは、第1面Aが前方で第1面A1、第2面A2、第3面A3、第4面A4の順序を有しておる。かつ第1面にリードフレーム部と同じ形状の他の部分の一方の面と同一平面上にあって第2面に向かっており、第3面、第4面はインナーリードの内側に向かって込んだ形に形成されている。



〔構造部の部品〕

〔構造部1〕 2枚ニッティング加工によりインナーリードの底面がリードフレームミガの底面よりも突出した形で二重たリードフレームを用いた複数部品であって、前記リードフレームは、リードフレーム底面より上部のインナーリードと、該インナーリードに一様に巻きはしたリードフレームミガと同じ底面の外側面部と底面下の底面の各部とを有し、且つ、該子母はインナーリードの外周部においてインナーリードに対して底面万円形に固定して設けられており、該子母の先端部にキヤノンからなる突起部を有し、該突起部は止用部から露出させ、該子母の外周部の外端を封止用部取付部から露出させており、インナーリードは、該底面が万円形で第1面、第2面、第3面、第4面の4面を有しており、かつ第1面はリードフレーム素材と同じ底面の部分の一方の面と同一平面上にあって第2面に向かっており、第3面、第4面はインナーリードの内側に向かって凹んだ形状に形成されていいることを特徴とする複数部品である。

〔構造部2〕 2枚ニッティング加工によりインナーリードの底面がリードフレームミガの底面よりも突出した形で二重たリードフレームを用いた複数部品であって、前記リードフレームは、リードフレーム底面より上部のインナーリードと、該インナーリードに一様に巻きはしたリードフレームミガと同じ底面の各部とが底面下の底面の各部とを有し、且つ、該子母はインナーリードの外周部においてインナーリードに対して底面万円形に固定して設けられており、該子母の先端部の一部を封止用部取付部から露出させて突起部とし、該子母の外周部の外端の外側面部の側面を封止用部取付部から露出させて突起部とし、インナーリードは、該底面が万円形で第1面、第2面、第3面、第4面の4面を有しており、かつ第1面はリードフレーム素材と同じ底面の部分の一方の面と同一平面上にあって第2面に向かっており、第3面、第4面はインナーリードの内側に向かって凹んだ形状に形成されていいることを特徴とする複数部品である。

〔構造部3〕 構成部1ないし2において、半導体電子部品は該子母にインナーリード間に嵌合し、該半導体電子部品の電極部はキヤナにてインナーリードとを介して封緘されていいることを特徴とする複数部品止型半導体装置。

〔構造部4〕 構成部3において、リードフレームにダイパッドを有しており、半導体電子部品はダイパッド上に搭載され、固定されていることを特徴とする複数部品止型半導体装置。

〔構造部5〕 構成部3において、リードフレームにダイパッドを有しないもので、半導体電子部品はインナーリードととともに本体固定用テープにより固定されていいることを特徴とする複数部品止型半導体装置。

〔構成部6〕 構成部1ないし2において、半導体電子部品は半導体電子部品の底面をインナーリードの第2面

に接着した状態により固定されており、且つ半導体電子部品はキヤナによりインナーリードの第1面とモルタルにより固定されていることを特徴とする複数部品止型半導体装置。

〔構成部7〕 構成部1ないし2において、半導体電子部品はパンプによりインナーリードの第2面に固定されて、次にインナーリードとは接していないことを特徴とする複数部品止型半導体装置。

〔実施の方法等の技術〕

〔0001〕

〔底面との接着方法〕 実施例に、半導体電子部品の多層化にかかると、且つ、アフターリードの底面ガラス(スリニー)やアフターリードの底面(コブラティナー)の底面に付けてある、リードフレームを用いた複数部品止型半導体装置に於て、

〔0002〕

〔底面の底面〕 前述より用いられる複数部品止型の半導体装置(プラスチックリードフレームパッケージ)に、一般に図15(a)に示されるような構造であり、半導体電子部品を有するダイパッド部1511や底面の底面との封緘部取付部を行なうためのアフターリード部1513、アフターリード部1513に一様となったインナーリード部1512、該インナーリード部1512の先端部を半導体電子部品1520の底面パッド1521とモルタルに固定するためのワイヤ1530、半導体電子部品1520を封緘してからからの应力、及ねから分る力在1540からなっており、半導体電子部品1520をリードフレームのダイパッド1511に接続するには、半導体電子部品1520に封緘してパッケージとしたもので、半導体電子部品1520の底面パッド1521にかかる半導体のインナーリード1512を必要とするものである。そして、このような封緘部止型の半導体装置の接続部として用いられる(底面)リードフレームは、一般には図15(b)に示すような構造のもので、半導体電子部品を固定するためのダイパッド1511と、ダイパッド1511の周辺に沿げられた半導体電子部品と接続するためのインナーリード1512、該インナーリード1512に接続して外側面部との封緘を行なうためのアフターリード部1513、底面封緘する側のダムとなるダムバー1514、リードフレーム1510全体を支撑するフレーム(F1)、且1515を備えており、逆Z、Zバール、428度(42度ニッカル-ニッケル)、丸形毛細のようないずれに包れたカス用い、プレスをししくにエラテング法により形成されていた。即、図15(b)(c)に、図15(b)(c)に示すリードフレーム底面のF1-F2に付ける底面固定部である。

〔0003〕 このようなリードフレームを封緘した複数部品止型の半導体電子部品(プラスチックリードフレームパッケージ)においても、モルタルの底面に小孔の開孔ヒューズ部またはその本体導通化に付いて、小型化かつ低コストの

リードスルーアのエンチシングによる凡ニを表示しておるが、これが既成とされてゐた。

[0004] しかしながら、近々、まだドセニヨンをこ
とに、小バッケージでは、今後モードであらインテリージ
ドのピッチが0.165mmピッチを見て、既にC-
S-0.13mmピッチまでのはピッチ化多層がでてき
たと、エッティング加工において、リード凹凸のままで
くした場合には、マシンブリニズマエニヨンといふ
工程におけるアフターリードの各部品が互いにい
るから、直にリード凹凸の基底をよくしてエッティング
をもたらす方にし結果が出てきた。

00005】これに反対する方たとして、アマーリーの反対も見出したまま結婚式を行つたが、イングリード君はハーフニッティングもしくはプレスによる組合してニッティング加工を行う方法が度々用いられていた。しかし、プレスにより強くしてエッティング加工をすることには、仕工場においての月日が不足する（内えば、きっとニリアの手仕事）「ボンテシティ」モードイングのクラシプに必要なイングリードのニッティング

がでる事はない。當社を2年位ならなければならぬ
とおぼしき事が何時になら、常な處所が多くある。そし
インテリード部分もハーフニッティングにより足元
にエッティング加工を行つた時の味にも、当社を2年
位かなければならず一回辺工場が没頭にならうといふ事
あり、いざれも実用化には、まだ至っていないのが
である。

००६१

が最もどうとうとするは日本第一萬一千五百石の多
化にはいインテーリードビンテが近くなるも、此
度もスヌスラ刃に、アフターリードの位置ズレ(ス
リ)ヤニモナ(コブランダリティー)のあひどしが大
問題となってきた。又兎井に、このようなは氏のも
多変化にかぶせて、是つ、アフターリードの位置
(スリュー)ヤニモナ(コブランダリティー)の位置
がなくてから無理な位置をし立てるもので

2011

を形成するための手段)をR規約の用語に止どまつては、2つはエッティング加工によりインサーリードのフレーム部とフレームの端とよりし用具にれた加工で、リードフレームを用いたときは既往であって、ルーチンでない。一方、ルーチンでないことは、インサーリードと、インサーリードにためにそれをしてフレーム部と端との隙間開閉と併存する二つの操作とを申し、且つ、電子部はインサーのR規約においてインサーリードに付して既ニ方又して付けられており、電子部の元部品に半導体二二素子部をかけ、電子部を封じて周囲温度から取出され、電子部の元部品の元部品を封じて周囲温度から取出され、インサーリードに、既ニ部品が既ニ部品である。

西、第2面、第3面、よく西の4面を示しており、かつ
第1面はリードフレームミクと同じじほどの他の部分の一
方の面と同一面上にあって第2面に向むかっており、
第3面、よく西にインテーリードの内部に向むかって凹
だ部分にあらわしていることを芦田とすらものである。
また、二見紳の右斜角上部にはまさに、2枚エッチン
グ加工によりインテーリードの部分がリードフレームと同
じの形をとりし手にかねて加工されたリードフレームを
示した。これはよりし手の内部のインテーリードと、並イ
ンテーリードに一様的に加工したリードフレームなどと
同じ手の内底凹凸と角度するための形状の芦田とを
示し、是つ、芦田はインテーリードの内側において
インテーリードに対して底み方向に追加して抜けられて
おり、芦田の元々の一端を引出せばから露出させ
てスチラとし、スチラのか底面の内側を引出せば底面か
ら露出させており、インテーリードに、底面をばがは方
で第1面、第2面、第3面、第4面の4面を示してお
り、かつ第1面はリードフレーム三面と同じじほ...
一方の一面と同一面上にあって第2面に向むかって
おり、第2面、第3面はインテーリードの内部に向むか
って凹んだ部分にあらわしていることを芦田とすらもの
である。そして、上記において、ニキはニキは、インテ
ーリード部分に残さり、ニキはニキの内底面(バッ...
ド)にワイヤにてインテーリードと直角に接觸させて
いることを示すとある。また、リードフレ
ームにダイパッドを示し、エラバモテはダイパッド上に
示す。認定されていうことを芦田とするものであり、且
リードフレームにダイパッドを示たないもので、ニキた
ニキはインテーリードとともに内底面テープにより固定
されていてこれをメロとすらものである。また、上記に
おいて、リードフレームはダイパッドを示たないもの
で、ニキニキはインテーリードとともに内底面テープ
により固定されていうことを芦田とするものであ
る。また、上記において、ニキはニキは、手縫底子の
車縫部(バッド)の内底をインテーリードの裏面に沿
接性底子板により固定されており、車縫底子の車縫
部(バッド)はワイヤによりインテーリードに示すこ
とで示すとあることを芦田とすらものである。
また、上記において、ニキはニキは、パンプによりイン
テーリードの第2面に固定され、直角にインテーリー
ドとは示していこことして示すとある。しかしながら、上
記において、ニキはの元底面にヒダからなら芦田を示
け、芦田を引出せば底面から露出させるよし、ニキ
すからなら芦田は引出せば底面から露出したものが一
筋めであるが、セシし芦田を示す必要はない。また、ニキ
はの内底面の内底を引出せば底面から露出させて、
その二三束いる場合もあるが、引出せば底面から露出さ
れて底面を示すと示して底面で示してしま
10000

(参考) エヌボンの本格的な仕事には、上記のよう
に用意することにより、リードフレームを用いた場合
止定基準において、多孔化に六点で、且つ、
後述の図13(b)に示すとおりリードフレームを用いた
場合のように、アフターリードのオーミング比率をそ
れどしないため、これらの工段に及ぼして及ぼしていく
アフターリードのスニーカーのつなぎやアフターリードのニ
ギ位(コープラティティ)の位置を全く離すことがあ
りながらも各部の性能を可能とするのである。こし
くは、2枚エッチング加工によりインナーリードの底
が各段の底によりも頭方に外側加工された、どちら、イン
ナーリードを各段に加工された多ビンのリードフレーム
を用いることにより、キヤノンの多ローティに六点でさ
うものとしている。又に、はとする、図11に示す2枚
エッチングによりはとされたリードフレームを用い
ることにより、インナーリード部の第2段にモードを充
てて、ワイヤボンディング部のよいしのとしている。
また第1段もモードで、第3段、第4段にインナーリー
ド部に並んでおられたのインナーリード部に、反対してお
り、且つ、ワイヤボンディングのモードを強くこれら、
(0.006)。

(元老院) ご兄弟のさかね止型キハ84系の運行を図
にそって販売する。先づ、太老院1の運行止型キハ84
系は図1-A2に示して販売する。图1-(a)に太老院1
内1の運行止型キハ84系の正面図であり、图1
(b)に图1-(a)のA1-A2におけるインテーリー-
ドの正面図で、图1-(c)に图1-(a)のB1-B2
における電子比率の正面図で、图2-(a)は太老院1の
運行止型キハ84系の正面図であり、图2-(b)に太
老院1の正面図を、图2-(c)に正面図を示している。图1-
A2中、1000にニホンモヌ、1100にニホンモヌ1100
11にニホンモヌ(バッド)、1200にクイヤ、1300にリ
ードフレーム、1310にインテーリード、1311A0に
第1面、1311A0に第2面、1311A0に第3面、1
311A0に第4面、1320にスティル、1330Aに風元
面、1330Bに側面、1330Sは先頭面、1350にダイ
バッド、1400に片止型車掌席である。太老院1の運行
止型キハ84系においては、图1-(a)に示すよう
に、ニホンモヌ1100は、インテーリード間に位置り
ミツ、ニホンモヌに、图1-(a)でニホンモヌ1100の
ニホンモヌ(バッド)1111を上にして、ニホンモヌ1100
のニホンモヌ(バッド)1111と並んで並んで左側面の正面
イバッド1105上に位置され、固定されている。そして、ニホンモヌ(バッド)1111にインテーリード1311の
第2面1311A0にてクイヤ120により、左右に組
合せている。太老院1の運行止型キハ84系と太老院
1の運行止型キハ84系との区別は、ヨテモ1311の先頭面1311S
におけるモゾウの日からならスティル1320をカ
してプリント基板へ対応されることにより行われる。
尚、太老院1の運行止型において、どうしてし及ぶ。

180をさける要素ではなく、図1(c)に示すようなEAT180をさけない風況の三つとも良い。

100101 天高内1のニッケルは100に使用のサードフレーム130は、42Xニッケル-白合金をニッケルとしたもので、そして、図9 (a) に示すようなのはもした。エッチングによりかたが加工されたリードフレーム130Aを用いたものであり、毎日130個分や他の部分の比率より実際に応用されたインナーリード部131もしつ。ダブルバー136は本筋が止まる前のダムとなる。且、図9 (a) に示すようなのはもした。エッチングによりかたが加工されたリードフレーム130Aを、エヌ高内においては用いたが、インナーリード部131とチビ133以外に異常に不必要なものであるから、ここにこの差はに及んでいない。インナーリード部131の底辺には4.0 μm、インナーリード部131以外の底辺には0.15 mmでリードフレーム部材の底辺の底である。インナーリード部131以外の底辺は0.5 mmに限らず天に近い0.125 m~0.50 m.m程度でも良い。また、インナーリードピッチは0.12 mmと長いピッチで、チビ底辺の多段化に考慮して2.0 mmのとしている。インナーリード部131の底2面1/4 mにニッケルはワイヤボンディングしやすい形状とており、図1 (b) に示すように、第2面131A~第4面131~Aにはインナーリード部へ凹んだ形をしており、第2面131A (ワイヤボンディング) を良くしても垂直的に良いものとしている。

〔0011〕エヌ西所内においては、インナーリード13の各さがビカビカで、インナーリード13が前に引かれていたり、まほ包9(1)に示すような、インナーリード先端がそれその分離された状態のリードフレーム10をエンジニア加工にしており、これに反応する方をにこりこりはねたてをなしておおむねしている。インナーリード13が長く、インナーリード13の端にミシを生じない場合には、まほ包9(1)に先ず次にニッティング加工することに出来ないため、図9(c)と(イ)に示すようにインナーリード先端部を通常部13(B)にて固定した後には、ニッティング加工した後、インナーリード13(A)部を再生チープ16で固定し(図9(d))、

(D) ついでアレスにてモダニズムの段には、千葉の進歩派！）LBモダニ。この進歩派は千葉も含めてモダニズムを唱へる。（四九(c)

(0012) 次にエヌ万円の取扱い止ヨニヨヌヌの
ニ四万円を8に於て原稿に表示する。先に此
トニニシチング加工にてカタムニされた。既に(1)に
示すリードフレーム110Aを、インアーリード111
元の次2を111A0が並んで上になるようにして用
ました。(図8(4))
次いでニギヤニテ110の二段式。

上にして、エボヌテモディバッド135上にACE用

卷之六 (四二)

＊8月はヨモギ110をダイバンド110Sに変更。ヨモギ110のときはR111とインテーリー、ヨモギ1元年のスズ狂とモウイナ:20にてモントンがした。(88(c))

はいて、這次の新作は本筋：「アーヴィング」で原作脚本を担当した
後、不満なりードフレーム：「アーヴィング」の本筋：「アーヴィング」
にしていき元気をアピレスにて販売し、ロード：「アーヴィング」
がうらとこにモチエ「アーヴィング」の脚本「アーヴィング」を元に
2. (C8 (c))

9に示すリードフレーム：20人のダニバー：2モ
レーム元の72をも三三に。これは、リードフレー
ムの8千5の内側の面にニッピンの三三からなるモチキ元
はねこしてニッピンをだしました。（図9
e）

いて、最初た180°を最初から190°を介してステップを出すようになり、左側全般に受けた。(88(1))
これまた、どちらに、三種類の方法のうち、左側と右側がどうすることによりかわしきるかと、右側と左側が入りきれないときに、クラックが入りを差してしことがないようにするかに受けたものであろうが、それもまたしない。また、左側によるれば左側の型としてしまうが、左側を三つ！ 10のディヤで、直つ、ドブラーなどの方式のための型が右側をほかすとしたままである。

1160に次二の凹面、1170に平凸面、1
ニッティングビスクモード、モード、42Xニッケ

これらより、車軸が0.15mmのリードフン

「アーヴィングの言葉に、エリザベスがアーヴィングを慕う」と、アーヴィングの言葉を引用して、アーヴィングがエリザベスを慕うことを示す。

それを用いて、歴史記録の第一のMODULUS

11208年既成した。〔四〕

次に、この二つのニッティング加工において

レーテニギニウシテモ、日はたるふをかのしの

このように、インテーナーのモードは、モード1とモード0に、インテーナーのモードを表示する。

013. フルカヒシリードフレーム1110の

ト先輩兄弟の御子をさむが、は工臣にろい。

16

て、テーピングの工場や、リードフレームを固定するクラシック工場で、ベタはに日本それが非常に豊くなつた日本との往来が順調にならざるがあらうので、エッチングを行つエリアはインテリード先端のスピカ加工区分だけにでテスされにどう必要があらう。今いて、右は57°C. 比重5.8ボーメの酸化ニッケルを用いて、スプレー比2.5kg/m²にて、レジストパターンが形成されリードフレームスル1110の間に固定をエッチングし、ベタ（チモ状）に疊とされた第一の回路1150のGモードがリードフレーム位置の約2/3程度に達した時A10でエッチングを止めた。（図11（b））

上記ス1回目のエッティングにおいては、リードフレームヨリ1110の位置から右端にニッティングを行ったが、必ずしも右端から左端にエッティングする必要はない。又スズキのように、ス1回目のエッティングにおいてリードフレームヨリ1110の位置から右端にエッティングする場合に、右端からエッティングすることにより、ス2回目ス2回目のニッティング時間を見切らうたので、レジストパターン920B端からのみの右端ニッティングの場合と比べ、ス1回目エッティングとス2回目ニッティングの時間間隔がだよさへる。次いで、第一の位置ヨリ1130側の右端された第一のビビ1500にニッティングを云々1180としての前エッティングなどのあるホットメルトゴムラックス(ブレインクリンクルニッケル共成のゴムラックス、名前MR-WB6)を、ダイコータモ素いて、毛皮し、ベタ(チヌ)に云々された第一のビビ1150に埋め込んだ。レジストパターン1120Aよりもニッティングを云々1180に云々された位置とした。(図1)

卷之三

エッティング液に硝酸 H_{NO}₃ 118.0 ml、レジストバーン 11.2 g、
-0.8% 全量に混和する必要はないが、第一の濃度 11.5%
0.6 ml 一回にのみ混和することに拘りしに、图 11
(c) に示すように、ヌーの濃度 1 : 50 とともに、ヌー
の出口圧 11.3 MPa 全量にエッティング液に硝酸 H_{NO}₃ 118.0
ml 混合した。エスカ内で使用したニッティング液に硝酸 H_{NO}₃ 118.0
ml に、アルカリ性粘土のフックスを用いたが、基本的には
エッティング液に混和があり、ニッティング時にあらゆるの
一層均等のあらわしが、付ましく、特に、上記フックスに
既定三重 T 形 U.V. 塗化型のものとし直してこのようにニ
ッティング液に硝酸 H_{NO}₃ 118.0 ml オンシナーリード充満時のさせ
を既定するためのバターンが既定された图形の石墨を用
一ノヌーの濃度 1 : 50 に下りることにより、先に述べ
のニッティング時にヌーの濃度 1 : 50 からニッティング液を
くならぬようにしていらぐとともに、不均等なニッティ
ング加工に拘しての均等な均等性をもつてあり、ニブレ
ー压モード (2.5±0.1 cm⁻¹ 以上) とすることがで
き、これによりニッティングがたゞ一方にはなし得てくだ
る。この後、残り空気のニッティングを停止してエスカ内
を吹き飛ばされたヌーの濃度 1 : 6.0 MPa からリ
ードフレームをカバーしてエンジンを起動し、昇温曲
線を測定した。

16
インテーナードモード131Aを実行した。(S:
(C))

ス1回目のエッティング加工にて作成された、リードフレーム部に示すとあるが、この部も同じ2面にインテリード部にへこんだ凹部である。次いで、例を、エッティング部元部とその切削レジスト部（レジストパターン1120A. 1120B）の端部を示す。インテリード部は2131Aが左側に位置した部図（a）に示すリードフレーム1130Aを示す。エッティング部元部1120とレジスト部（レジストパターン1120A. 1120B）の端部には溝を有するリム部等により形成された。

(0014) 上記、図1に示すリードフレームの部品
では、本文を用いられ、インテリードまたは
スリーブに形成したリードフレームをエンチグ加工によ
り三面から正面で、右に、図1に示す、インテリード
部品の第1圧13.1Aとモルタル部分との部分と同
じに、第2圧13.1Aとモルタル部分と同様に、
第13.1Aと、第2圧13.1Aをインテリードの
側に向かって並んで元次に下るエンチグ加工を行は
う。は述べたうえで第1のモルタル部分のようにパンプを
いてモロニテモインテリードの第2圧13.1Aを
同じくし、インテリードと同様にほねてから右に
第2圧13.1AとEインテリードの構成部品とし

右にした方がパンプ左の角の部分が大きくなる
図12に示すニッティング加工方法が用いられる。図1
に示すエッティング加工方法は、第1回目のニッティング
工程では、図11に示す方法と同じであるが、エッテ
ング工程は第1回目の約1/10を第二の回路116.0時に追加され
る。第一の凹部L115.0側から第二回路のエッティング
用、第二側を正面で見なしていう。図13第1回目
ニッティングにて、第二周口部L114.0からのニッティン
グ方向に打っておき、図12に示すニッティング加工方
法によってあらたリードフレームのインチアーリード充
填面には、図6(b)に示すように、第2面33
ルガインチアーリード間にヘリコイルが組み付

1951年 二月一日 月刊第三号

のように、エッティングを2段階にかけて行う。エッティング工程を、一気に2段エッティングか2工程とおり、又は2工程に分割した場合である。既見いた例で(3)に示す、リードフレーム130Aにおいては、2回ニッテンで2回エッティング、パラーモエッティングすることにより部分的にリードフレームをくしながら丸形エミットする方法とが併用してばかり、リードフレームを強くした部分においては、通常の加工ができるようにしてある。写真1-2に示す、上記の方法においては、インナーリードフレームの外側の加工には、スニの凹部(1-6)など、既成的にはうれるインナーリードフレームのことをいふので、例えば、直径も50μm

さて見てみると、図11(c)に示す、半径W1を1
0.0 mmとして、インテーリード先端部ピッチが0.
1-5 mmまでには加工可能となる。直角W1を3.0 mmと
することで同じくし、半径W1を7.0 mm程度とすると、イン
テーリード先端部ピッチが0.12 mm程度まで四
方加工ができるようだ。直角W1、半径W1のとり方次第で
はインテーリード先端部ピッチがさらに良いピッチまで
加工が可能となる。ちなみに、インテーリード先端部ビ
ッヂが0.08 mm、ピッチ2.5 mmで半径4.0 mm
左端部が荒削りとなる。

〔0016〕このようにエッティング加工にてリードフレームを作成する時、インナーリードの名前が元々いとある。電気工程でインナーリードのヨレが発生しにくい場合には、図9図9（a）に示す氏のリードフレームエッティング加工にてあるが、インナーリードの名前がなく、インナーリードにヨレが発生しやすい場合には、図9（c）（イ）に示すように、インナーリード元部から延伸部131Bを抜け、ツイジニアリード元部延伸部131Bを抜いた形にしてあらしたものを用て、ニスは延伸部自体には不必要な延長部131Bをプレス等によりぎりぎり三して図9（a）に示す形をもつら。尚、前述のように、図9（c）（イ）に示すものも切削し、図9（d）に示す形にする場合には、図9（c）（d）に示すように、「日本...満足のため背面テープ1-6-0（ボリイミドテープ）」を貼付する。図9（c）（d）の状態で、プレス等により延長部131Bその断端三するが、ニス等を干すに、テープをつけた状態のままで、リードフレームに貼付され、そのニス等が止むる位置にて「リードフレーム」としての部分を示すものである。

(0017) 本実験例1の場合はここで用いた八点リードフレームは、図13(イ) (a)に示すようになっており、ニッティング部を左側に取ったW1より右側に大きくなっている。W1, W2 (約1.00μm)、ともこの部分の直角二方向の幅の比率W2よりW1が大きくなっている。このようにインナーリード先端部の直角は広くなつた形状であるため、どうしたことか二点でも半導体粒子 (露出セド) とインナーリード先端部
131Aとワイヤ120A-120Bによる干渉 (ボンディング) がしないものとなつてゐるが、交叉方向の比率W2にニッティング部 (図13(ロ) (a)) をポンディング部としている。したがつて、131Aはエンドデンプル部によつて干渉し、131Aはリードフレーム三脚部 (121A, 121B) にのつておらず、ニッティング部 (a) がラビの悪い面であらため、図13(ロ) (a) の場合に、外に露出 (ポンディング) 部が生れがち、図13(ハ) に記入して示す加工方法にて加工されたリードフレームのインナーリード先端部131Aと露出セド (露出セド) との接觸 (ポンディング) を示したものであるが、この場合はインナーリード先端部131A

の歴史に平尾ではあるが、この部分の音楽を示すと
ベースをよくとれない。また歴史とシリートフレームも
である。尾崎（ボンディング）新たにエスカレーター
チングなどはより知ら、図13（二）にブレス（ニッ
シング）によりインナーリード元気を再現化したほか
シチングがエアによりインナーリード元気は：32：C
1331Dを加えしたものの、エスカレーターを示して
との日本（ボンディング）を示したものであさが、こ
れをブレス歴史が常に示すようにならざりになつていて
10 たり、どちらの話を聞いても日本（ボンディング）して
6、図11（二）の（a）、（b）に示すようにモード
（ボンディング）の間に元気だが悪く品物めぐらはる歴史と
たうはきが多い。图132 HAはニイニング歴史であ
る

(00118) 次に支点内1の摩擦制止型ニスロモードの支点内を示す。図3 (d)～図3 (e) に、それと並んで支点外1の摩擦制止型ニスロモードの支点外の構造を示す。図3 (d) に示す支点内1の構造は、支点内1の三部構成とは、ダイパッド113Sの位置が異なるもので、ダイパッド113Sが内板に固定してある。ダイパッド113Sが内板に突出していることにより、支点外1に比べて、板の剛性が弱めている。図3 (d) に示す支点外1の構造は、支点内1に比べて、支点外1には突出しているものであり、支点外1に比べて板の剛性が弱めている。支点外1や図3 (e) に示す支点内1とは、やはり三子110の内側が異なり、ワイドボンディング部モリードフレームの高さによって異なる。図3 (d)、図3 (e)、図3 (f) に示す支点外1に、セラミック支点内1、図3 (g) に示す支点内1、図3 (h) に示す支点内において、セラミックのビニカルラムを配置する。セラミックの面を直角支点板として用いている。セラミックを直角した状態となっている。
(00119) 逆に、支点外2の摩擦制止型ニスロモードを示す。図4 (a) に支点外2の摩擦制止型ニスロモードの構造図であり、図4 (b) にセラミックの構造図で、図4 (c) に

図4 (a) のB3-B4における電子状態の変遷である。黒、青、赤以外の半導体は電場の方向に青赤外1と青赤
同じとなる点で図には示していない。図4(a) では赤外1と赤外2の
位置、210には青赤外2、211には青赤外1(バッ
ド)、220にはワイア、230にはリードフレーム、23
1にはサンチアーリード、232にはスロットル、233
には青赤外3、234には青赤外4、235には青
赤外5、236には青赤外6、237には
青赤外7、238には青赤外8、239には
青赤外9である。エヌ赤外2のニコロニズムにおいて
は、リードフレーム230にダイバードを用たないし
て、サンチアーリード210にサンチアーリード220とども
青赤外2用テープ270により固定されており、半導
体210は、エヌ赤外2のカバーである。また、211

例にウイード230に上り、インテリード231の西231へとおぼえている。エヌモ内2のまじ実花内1を合と向はに、ニズミを2300とお駅名と。の実花的な如きに、モテE233の元年月に在けられたニコはのニヤカからたら実花E233Aをかしてプリントある所へおぞきがちことによく行かぶ。

(0020) 三十九を実施の2のことは各部には、G10
(a) 10 (b) に示す。ダイバシードを用たない、ニ
ンテングにこれらを加工されたリードフレーム230A
を用いたもので、その右辺万円に実施内1と同様にじこ
とてあらが、異なる点は、実施内：のはきにせよモ
テインテーリードに固定したはばてワイヤボンディング
を行ふ。右辺封止していらうに加し、実施内2の場
合には、半導体モチ210モインテーリード230とと
もに部分性電気チープ270上に固定した状態で、ワイ
ヤボンディング工程を行ふ。右辺封止していらうであ
る。四〇、右辺封止後のプレスによる不具合部分の一
部の外見は、右辺内1と同様である。G10 (a) に
示すリードフレーム230Aをはるには、G9 (a) に
示すリードフレーム230Aをはるはきと辰ににしてお
る。即ち、G10 (a) に示すインテングニコト
いたがのものをめがし、G10 (a) に示す外見にす
る。この時、G10 (c) (c) に示すよう、まず、
左のため半導体モチ210 (オリイドヒモチ) を

(0.6.22) 太いドア 西戸内式の木戸が正面を向いて立
て置かれる。図6 (a) に西戸内式の木戸が正面を向いて立
て置かれた正面図である。図6 (b) に図6 (a) の A-S-A
Sにおけるインテリード扉の正面をしてしまった。図6 (c)
に図6 (a) の S-S-B 6における木戸正面の正面図であ
る。即ち、西戸内式の正面に正面の木戸は西戸内式とは
同じことなる。図6は省略した。図6ロ、300に正面
図五、310には正面三元、312にはパンプ、330には
リードフレーム、331にはインテリード、331Aは
に正面図、331ABには背面図、331ACには正面
331ACには背面、331Bには正面、331Sには正面
正面、331Bには正面、331Sには正面、331

(0024) 区6 (a) は、天井内筒の半ばは柱の一部
屋外と天井内筒の部を除くのである。区6 (c) に示す天井
内筒は柱の半ばは、天井内筒の半ばは柱において、柱
の半ばから柱の半ばまでを除いて、柱子Eの底を柱子C
の頂として残しているのである。柱子Eを高くして柱
子Eの上部の柱子Eの上部を柱子Eに露出している柱子C
ニタリでの柱子Eのチニックがしない状態となっている。
更にこの柱子Eの柱子Eの底を柱子Eの上部を柱子Eの上部
からチニックしない理由とてうことじである。

10025) はいて、萬石内くの新規社は豊子は立て
を重ねる。豊子(1)は萬石内くの新規社は豊子は立
ての新規社であり、豊子(2)は豊子(1)のアフターア
クにかけらインテリード社の新規社で、豊子(3)に
豊子(4)のアフターアクにかけらテモテモの新規社であ
る。豊子内くの新規社は豊子の新規社は立てに
同じならぬ。豊子は立てした。豊子(1)、(2)は豊子
30 豊子、(3)は豊子(4)に立てた。豊子(1)はハンド、(2)は

(回11) 本発明の部材付止型キースロットに用いるリードフレームの構造方法を説明するための図
(回12) 本発明の部材付止型キースロットに用いるリードフレームの構造方法を説明するための図
(回13) インテグリード方式でのワイヤボンディングの構造を示す図
(回14) 基板のリードフレームのニッケルシートに用いるリードフレームの構造を示す図
(回15) 本発明の部材付止型キースロットに用いるリードフレームの構造を示す図

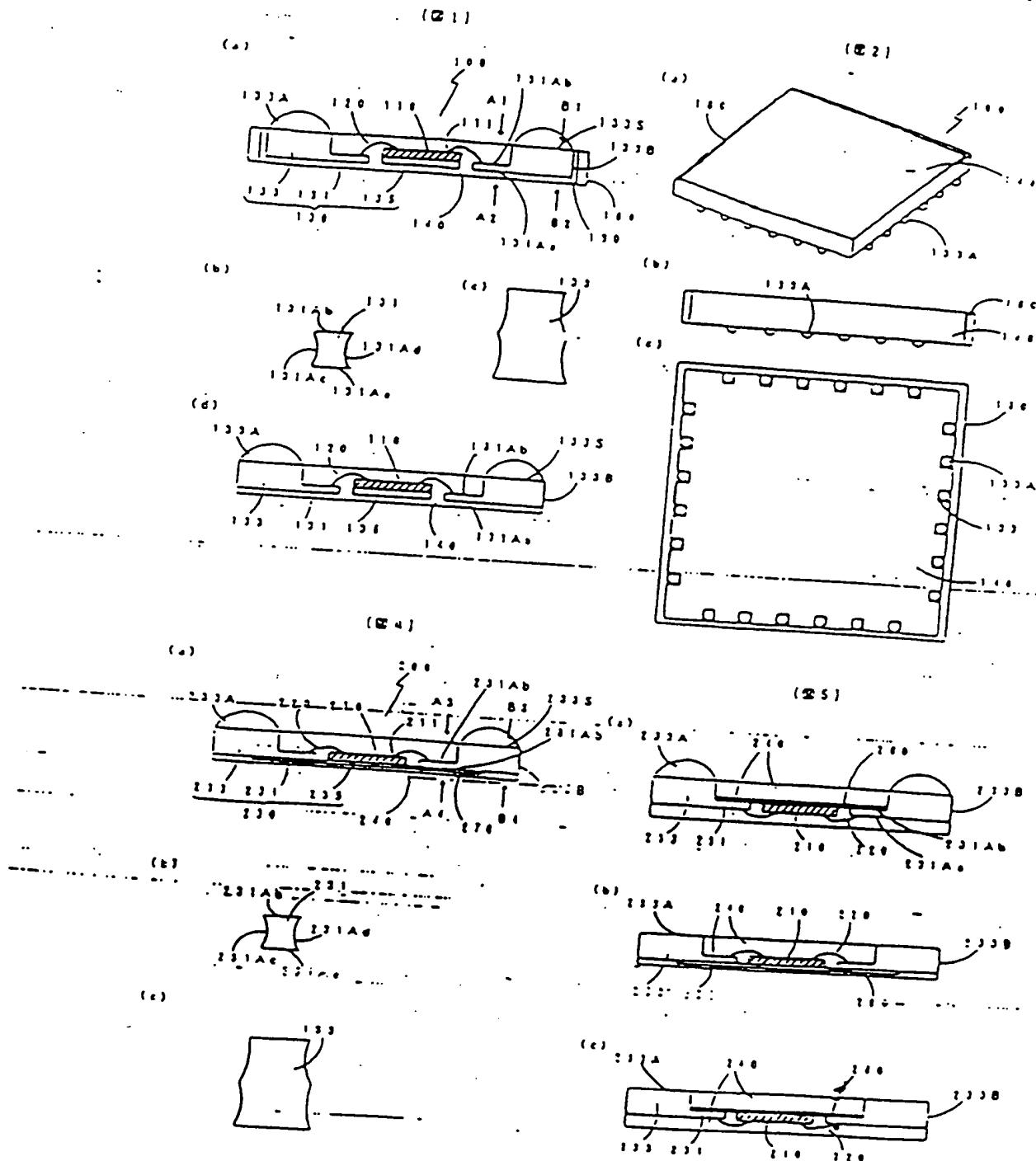
10	ムの図	
	(元号の表示)	
	100, 200, 300, 400	
	部材付止型キースロット	
	110, 210, 310, 410	
	セラミック	
	111, 211, 311	
	区(パッド)	
	3:2	
	シブ	
20	120, 220, 420	
	イテ	
	120A, 120B	
	イテ	
	L21A-L21B	
	カタ	
	130, 230, 330, 430	
	ードフレーム	
	131, 231, 331, 431	
	ンテグリード	
30	131Aa, 231Aa, 331Aa, 431Aa	基
	131Ab, 231Ab, 331Ab, 431Ab	25
	131Ac, 231Ac, 331Ac, 431Ac	35
	131Ad, 231Ad, 331Ad, 431Ad	45
	131B	55
	セラミック	
40	133, 233, 333, 433	65
	セラミック	
	133A, 233A, 333A, 433A	75
	セラミック	
	133B, 233B, 333B, 433B	85
	セラミック	
	133S, 233S, 333S, 433S	95
	セラミック	
	140, 240, 340, 440	105
	セラミック	
	150	115

- リードフレーム、431にはインテグリード、331Aaには第1面、431Abには第2面、431Acには第3面、431Adには第4面、433には基板Eを、433Aaには電子部品、433Abには印面、433Acには裏面、433Adには地盤性が考被である、本発明内の中には、電子部品410のパッド331Aaの基の面をインテグリード331の第2面431Abに地盤性を有する410を介して固定し、パッド411とインテグリード331の第1面431Abとモバイル20にてこれらに接続したものである、更にリードフレームは又第1面、431Aa、431Abに示すの如きのものを使用している、また、本発明内の中にも、又第1や又第2の場合と同様に、ニッケルスロット400とケーブルとの電気的な接続は、電子部品410を基板Eに接続された半導体の半田からなる電子部品433Abを介してプリント基板へ接続されることにより可能となる。
 (回026) 回7(c)は、又第4のニッケルスロットの又第4半導体接合部の構成である、回7(c)に示す又第4外殻や又第4蓋には、又第4の半導体接合部において、ニッケルの半田からなる電子部品を接合し、電子部品の基を又第4半導体として用いているものである、半田を無くして又電子部品の基面433Abを基板Eに露出していみテスター等での電子のテニックがし易い構造となっている。
 (0.027)
 (発明の効果) 本発明の部材付止型キースロットには、上記のように、リードフレームを用いた部材付止型キースロットにおいて、多極化に対応させ、且つ、元件の基131-(d)に示すアフターリードを用ひリードフレームを用いた場合のようにダムバーのカットエッジ、ダムバーの金型工場を必要としない、即ち、アフターリードのヌードーの位置や一端を除いてゴーブラナリチメーターの位置を無とする半導体接合部の形状を可能としている、また、QFPやBGAに比べるとパッケージ内部の空き空間が足りなくなったり、又空き空間が小さくなり又接合部を広くすることを可能にしている。
 (回7の筋要な取り)
 (回1) 又第4の部材付止型キースロットの構成
 (回2) 又第4の部材付止型キースロットの構成の組合せの図
 (回3) 又第4の部材付止型キースロットの構成
 (回4) 又第4の部材付止型キースロットの構成
 (回5) 又第4の部材付止型キースロットの構成
 (回6) 又第4の部材付止型キースロットの構成
 (回7) 又第4の部材付止型キースロットの構成
 (回8) 又第4の部材付止型キースロットの構成
 (回9) 本発明の部材付止型キースロットに用いるリードフレームの図
 (回10) 本発明の部材付止型キースロットに用いるリードフレームの図

190		
260		
包帯テープ		
270		
生医支撑テープ		
350		
包帯テープ		
470		
吸汗吸水カ		
1110		
ードフレームヨガ		
1120A. 1120B		
ジストバターン		
1130		
一の筋ニロ		
1140		
二の筋ニロ		
1150		
一の凹部		
1160		
二の凹部		
1170		
三枚面		
1180		
シテングヨガ		
1320A. 1320C..1320D		
イフ		
1321B. 1321C. 1321D		
1331B. 1331C. 1331D		
シテーリードヨガ		
1331A		
	ードフレームヨガ	
	1331A	
	イニシグヨ	
	1410	
	ードフレームヨガ	
	1420	
	オトレジスト	
	1430	
	ジストバターン	
	1440	
	シテーリード	
	1510	
	ードフレーム	
	1511	
	イバッド	
	1512	
	シテーリード	
	1512A	
	シテーリードヨガ	
	1513	
	クターリード	
	1514	
	ムバー	
	1515	
	レームヨガ(たま)	
	1520	
	スルギテ	
	1521	
	ヨガ(パッド)	
	1530	
	シテ	
	1540	
	止用ヨガ	

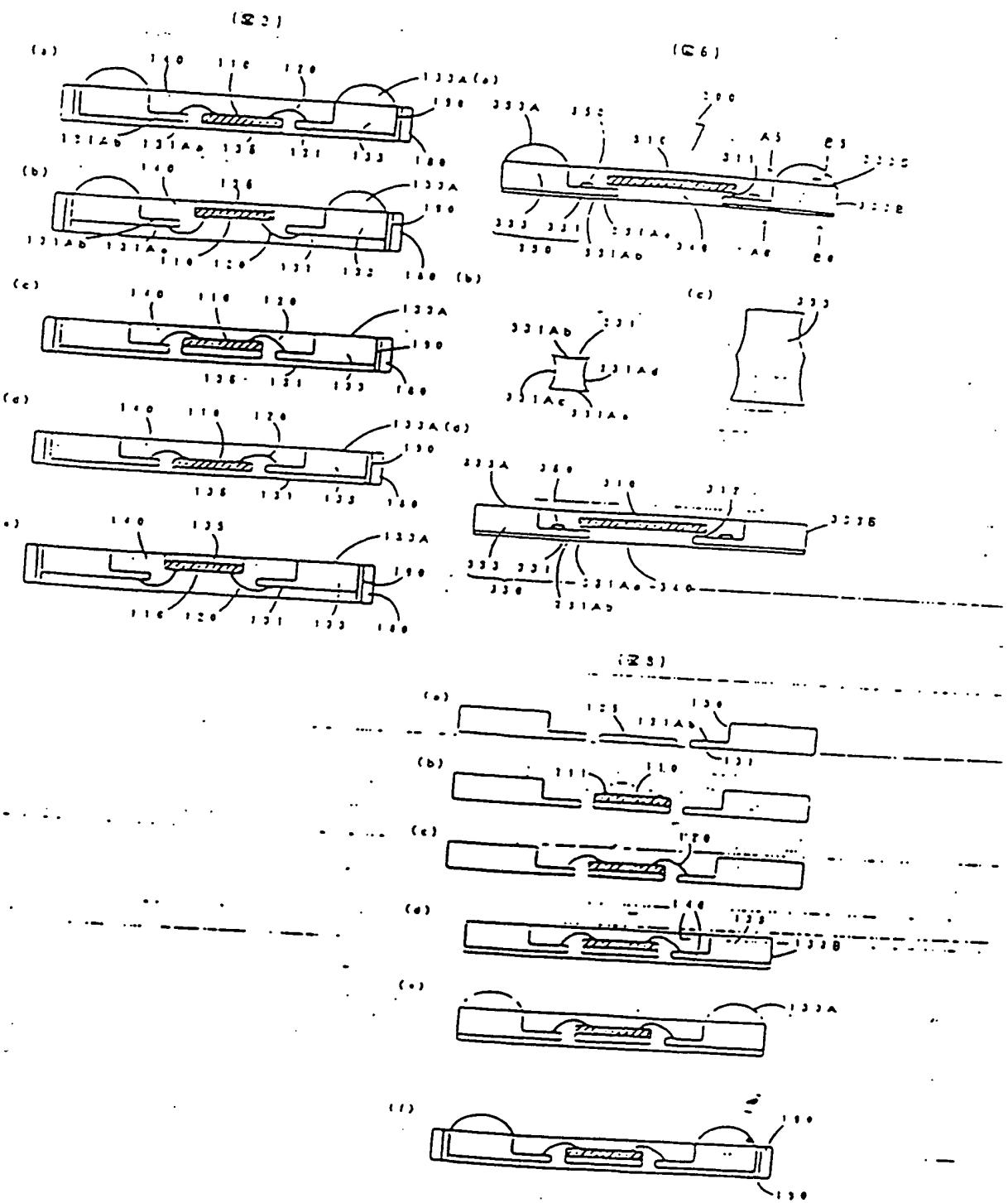
(1)

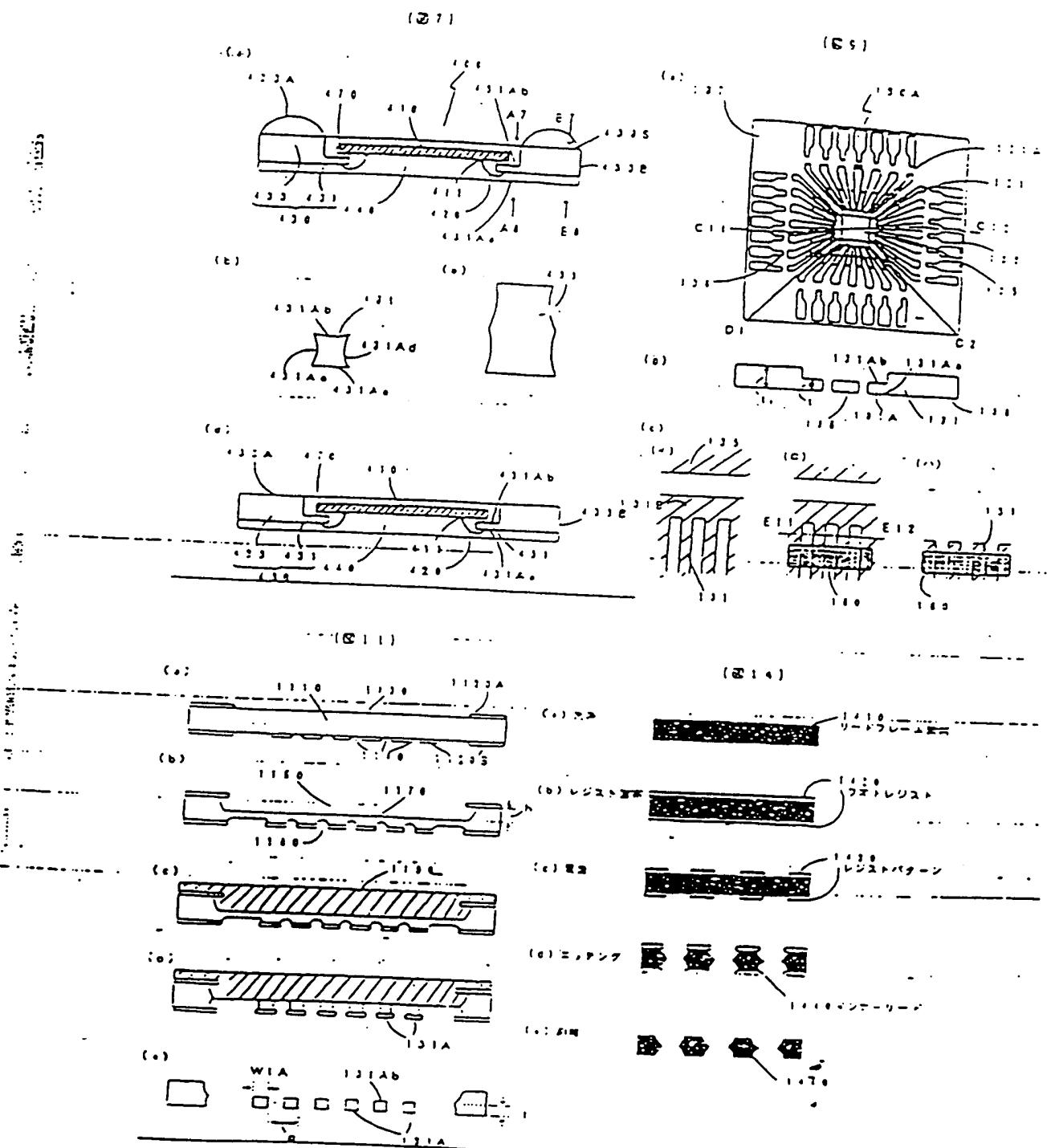
$x \approx s - e \approx 0$

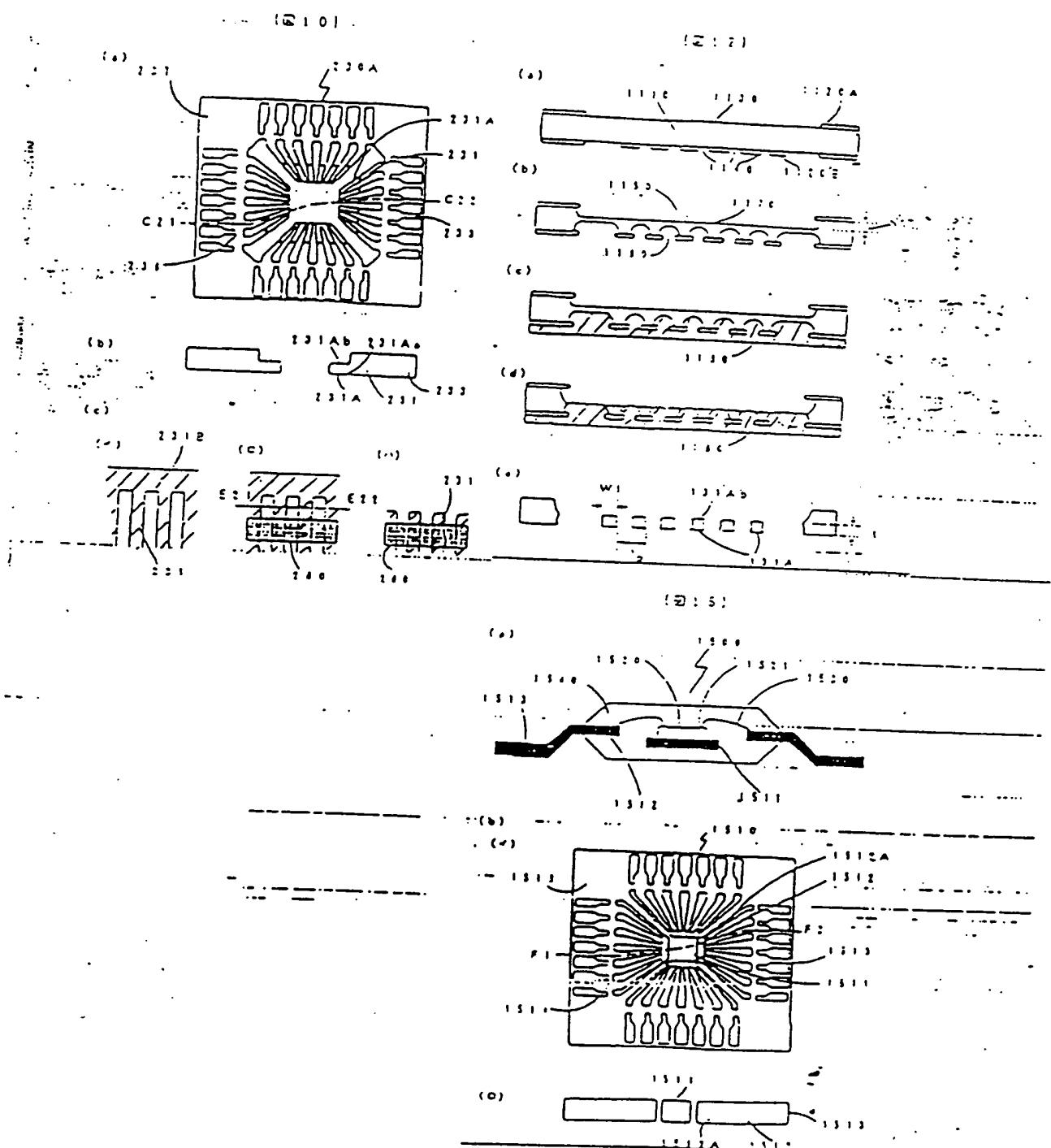


(1 2)

四庫子 9 - 2205







113

$\Rightarrow x = 5 - \epsilon > 5$

(2 : 2)

